

Министерство науки и высшего образования РФ
Федеральное государственное автономное образовательное учреждение
высшего образования
«СИБИРСКИЙ ФЕДЕРАЛЬНЫЙ УНИВЕРСИТЕТ»
РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Б1.В.17 Программируемые логические интегральные
схемы

наименование дисциплины (модуля) в соответствии с учебным планом

Направление подготовки / специальность

09.03.01 Информатика и вычислительная техника

Направленность (профиль)

09.03.01 Информатика и вычислительная техника

Форма обучения

очная

Год набора

2020

Красноярск 2023

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

Программу составили _____

К.т.н., доцент, Сиротина Н.Ю.; ассистент, Бывшев Е.С.

должность, инициалы, фамилия

1 Цели и задачи изучения дисциплины

1.1 Цель преподавания дисциплины

освоение методов и средств разработки цифровых устройств на базе программируемых интегральных схем (ПЛИС)

1.2 Задачи изучения дисциплины

- изучение архитектуры и возможностей элементной базы ПЛИС;
- знакомство с маршрутом проектирования цифровых устройств на базе ПЛИС и его спецификой;
- освоение языка описания аппаратуры Verilog и его применение для создания синтезируемых описаний цифровых устройств, моделей цифровых устройств и тестового окружения;
- получение практического опыта использования инструментальных программных средств проектирования на базе ПЛИС;
- формирование практических навыков использования инструментальных программных средств функционального и временного моделирования ПЛИС-проектов;
- изучение принципов тестирования цифровых устройств;
- освоение приемов разработки тестового окружения (тестбенча) для ПЛИС-проектов на языке Verilog.

1.3 Перечень планируемых результатов обучения по дисциплине (модулю), соотнесенных с планируемыми результатами освоения образовательной программы

Код и наименование индикатора достижения компетенции	Запланированные результаты обучения по дисциплине
ПК-2: Способен выполнять работы и управлять работами по созданию (модификации) и сопровождению программных, программно-аппаратных, инфокоммуникационных средств вычислительной техники и интеграционных решений	
ПК-2.1: • Знать методы, средства, приёмы выполнения работ и управления работами по созданию (модификации) и сопровождению программных, программно-аппаратных, инфокоммуникационных средств вычислительной техники и интеграционных решений • Знать: основные параметры и характеристики элементной базы вычислительной техники, типовые узлы, методики их испытаний, программное обеспечение для	инструментальные средства и среды проектирования и моделирования аппаратных средств вычислительной техники, реализуемых в элементном базисе ПЛИС структуру ПЛИС-проекта и особенности потока проектирования на ПЛИС конструкции синтезируемого и несинтезируемого множества языка описания аппаратуры Verilog

<p>проектирования и испытания аппаратных средств вычислительной техники.</p> <ul style="list-style-type: none"> • Знать: принципы построения клиент-серверных приложений, протоколы их взаимодействия. REST API, RPC. Форматы XML, JSON; шаблоны проектирования, используемые при построении информационных систем; принципы формирования команд разработчиков и тестировщиков. Принципы «Чистой архитектуры». 	
<p>ПК-2.2: • Уметь выполнять работы и управлять работами по созданию (модификации) и сопровождению программных, программно-аппаратных, инфокоммуникационных средств вычислительной техники и интеграционных решений</p> <ul style="list-style-type: none"> • Уметь: разрабатывать узы и модули аппаратных средств вычислительной техники • Уметь: разрабатывать протокол взаимодействия клиент-серверных приложений, а также реализовывать и тестировать его; выбрать наиболее подходящее архитектурное решение для реализации приложения с учетом технического задания, а также возможных направлений расширения системы; оценивать трудоемкость задач, а также производительность членов команды, распределять задачи с учетом приоритетов и зависимостей, контролировать их выполнение. 	<p>разрабатывать модули аппаратных средств вычислительной техники на базе ПЛИС в электронной среде разработки</p> <p>применять язык описания аппаратуры Verilog для синтезируемого описания модулей аппаратных средств вычислительной техники на базе ПЛИС и тестового окружения (тестбенчей)</p> <p>выполнять синтез, моделирование, тестирование и отладку модулей аппаратных средств вычислительной техники на базе ПЛИС в электронной среде разработки и моделирования</p>

<p>ПК-2.3: • Владеть методами, средствами, приёмами выполнения работ и управления работами по созданию (модификации) и</p>	<p>инструментами проектирования и моделирования аппаратных средств вычислительной техники, реализуемых в элементном базисе ПЛИС приемами выполнения работ по созданию аппаратных средств вычислительной техники в</p>
<p>сопровождению программных, программно-аппаратных, инфокоммуникационных средств вычислительной техники и интеграционных решений</p> <p>• Владеть: инструментами и методами проектирования и тестирования аппаратных средств вычислительной техники</p> <p>• Владеть: инструментами тестирования API – Google Postman и т.п.; языком моделирования UML и соответствующими инструментами; системами управления проектами – Jira и т.п.</p>	<p>элементном базисе ПЛИС методами проектирования и тестирования аппаратных средств вычислительной техники, реализуемых в элементном базисе ПЛИС</p>
<p>УК-1: Способен осуществлять поиск, критический анализ и синтез информации, применять системный подход для решения поставленных задач</p>	
<p>УК-1.1: • Знает принципы сбора, отбора и обобщения информации.</p> <p>• Знает методики сбора и обработки информации; актуальные российские и зарубежные источники информации при анализе и синтезе функциональных схем цифровых устройств вычислительной техники; метод системного анализа.</p>	<p>Знает актуальные российские и зарубежные источники информации в области проектирования и моделирования цифровых устройств</p> <p>Знает методики сбора и обработки информации</p> <p>Базовые принципы системного анализа</p>

<p>УК-1.2: • Умеет соотносить разнородные явления и систематизировать их в рамках избранных видов профессиональной деятельности.</p> <p>• Умеет применять методики поиска, сбора и обработки информации; осуществлять критический анализ и синтез информации, полученной из</p>	<p>применять методики поиска, сбора и обработки информации</p> <p>осуществлять критический анализ и синтез информации, полученной из разных источников</p> <p>применять системный подход при разработке композиции из двух и более цифровых автоматов</p>
<p>разных источников;</p> <p>применять системный подход при разработке композиции из двух и более взаимосвязанных конечных цифровых автоматов.</p>	
<p>УК-1.3: • Имеет практический опыт работы с информационными источниками, опыт научного поиска, создания научных текстов.</p> <p>• Владеет методами поиска, сбора и обработки, критического анализа и синтеза информации; методикой системного подхода для решения задач анализа и синтеза функциональных схем цифровых устройств вычислительной техники</p>	<p>опытом работы с информационными источниками</p> <p>методами поиска, сбора и обработки, критического анализа и синтеза информации</p> <p>методикой системного подхода для решения задач анализа и синтеза функциональных схем цифровых устройств ВТ</p>

1.4 Особенности реализации дисциплины

Язык реализации дисциплины: Русский.

Дисциплина (модуль) реализуется с применением ЭО и ДОТ

URL-адрес и название электронного обучающего курса: <https://e.sfu-kras.ru/course/view.php?id=3017>.

2. Объем дисциплины (модуля)

Вид учебной работы	Всего, зачетных единиц (акад.час)	е
		1
Контактная работа с преподавателем:	1,5 (54)	
занятия лекционного типа	0,5 (18)	
лабораторные работы	1 (36)	
Самостоятельная работа обучающихся:	1,5 (54)	
курсовое проектирование (КП)	Нет	
курсовая работа (КР)	Нет	
Промежуточная аттестация (Экзамен)	1 (36)	

3 Содержание дисциплины (модуля)

3.1 Разделы дисциплины и виды занятий (тематический план занятий)

№ п/п		Модули, темы (разделы) дисциплины		Контактная работа, ак. час.							
				Занятия лекционного типа		Занятия семинарского типа				Самостоятельная работа, ак. час.	
						Семинары и/или Практические занятия		Лабораторные работы и/или Практикумы			
				Всего	В том числе в ЭИОС	Всего	В том числе в ЭИОС	Всего	В том числе в ЭИОС	Всего	В том числе в ЭИОС
1. Разработка ПЛИС-проектов. Синтезируемые описания на языке Verilog											
		1. Введение в плис. Маршруты проектирования ИС и ПЛИС. Языки описания аппаратуры	2								
		2. Язык описания аппаратуры verilog. Особенности языка. Виды переменных. Структура ПЛИС-проекта. Понятие модуля	2								
		3. Описание асинхронных схем на verilog	2								
		4. Основы описания синхронных схем на verilog	2								
		5. Описание конечных цифровых автоматов на verilog Повторное использование разработок.	2								
		6. IP-ядра. Soft-процессоры	2								
		7. Лабораторная работа 1. Интегрированная среда разработки Intel Quartus Prime: основные возможности и инструменты						6			
		8. Лабораторная работа 2. Описание асинхронных схем						6			

9. Лабораторная работа 3. Типовые синхронные схемы на Verilog. Использование шаблонов					6			
10. Лабораторная работа 4. Описание модулей памяти на Verilog					6			
11. Лабораторная работа 5. Описание конечных автоматов на Verilog					4			
12. Самостоятельное изучение теоретического материала по темам курса							8	
13. Прохождение интерактивных лекций							4	
14. Выполнение мини-проекта							4	
15. Выполнение и подготовка к защите лабораторных работ							10	
16. Прохождение теста							1	
2. Тестирование ПЛИС-проектов. Разработка тестбенчей на языке Verilog								
1. Моделирование и тестирование ПЛИС-проектов.	2							
2. Несинтезируемые конструкции Verilog. Разработка Testbench	2							
3. Заключение. Современное состояние и направления развития ПЛИС.	2							
4. Лабораторная работа 6. Среда моделирования ModelSim. Написание базового тестбенча					2			
5. Лабораторная работа 7. Verilog: написание автоматического проверяющего тестбенча					4			
6. Лабораторная работа 8. Разработка автоматического проверяющего тестбенча с референсной моделью					2			
7. Самостоятельное изучение материала по темам раздела							11	

8. Прохождение интерактивных лекций							3	
9. Выполнение и подготовка к защите лабораторных работ							10	
10. Прохождение теста							1	
11. Подготовка к защите мини-проекта							2	
Всего	18				36		54	

4 Учебно-методическое обеспечение дисциплины

4.1 Печатные и электронные издания:

1. Мурсаев А. Х. Практикум по проектированию на языках VerilogHDL и SystemVerilog(Москва: Лань).
2. Сиротинина Н. Ю., Непомнящий О. В., Постников А. И., Недорезов Д. А. Программируемые логические интегральные схемы: учебное пособие (Красноярск: СФУ).
3. Максфилд К. Проектирование на ПЛИС. Курс молодого бойца: учебное пособие(Москва: ДМК Пресс).
4. Стешенко В. Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры(Москва: ДМК Пресс).
5. Наваби З. Проектирование встраиваемых систем на ПЛИС(Москва: ДМК Пресс).
6. Строгонов А. В. Реализация алгоритмов цифровой обработки сигналов в базисе программируемых логических интегральных схем: учебное пособие(Санкт-Петербург: Лань).
7. Сиротинина Н.Ю., Непомнящий О.В. Программируемые логические интегральные схемы: [учеб-метод. материалы к изучению дисциплины для ...09.03.01 Информатика и вычислительная техника](Красноярск: СФУ).

4.2 Лицензионное и свободно распространяемое программное обеспечение, в том числе отечественного производства (программное обеспечение, на которое университет имеет лицензию, а также свободно распространяемое программное обеспечение):

1. Quartus Prime Light Edition
- 2.

4.3 Интернет-ресурсы, включая профессиональные базы данных и информационные справочные системы:

1. Не требуется

5 Фонд оценочных средств

Оценочные средства находятся в приложении к рабочим программам дисциплин.

6 Материально-техническая база, необходимая для осуществления образовательного процесса по дисциплине (модулю)

- Учебный класс персональных ЭВМ;
- Лабораторные стенды TerasicAltera или их аналоги;
- Проекционное оборудование рабочего места преподавателя;
- Маркерная доска.